

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-041356
 (43)Date of publication of application : 13.02.1998

(51)Int.Cl. H01L 21/60

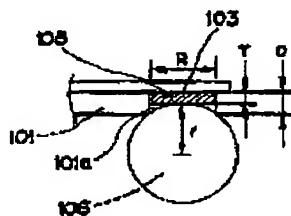
(21)Application number : 08-196704 (71)Applicant : HITACHI CABLE LTD
 HITACHI LTD
 (22)Date of filing : 25.07.1996 (72)Inventor : TAGA KATSUTOSHI
 OKABE NORIO
 KAMEYAMA YASUHARU
 ONDA MAMORU
 ANJO ICHIRO

(54) TAPE CARRIER FOR SEMICONDUCTOR MANUFACTURING

(57)Abstract:

PROBLEM TO BE SOLVED: To surely solder at the solder ball mounting, solder paste printing and reflow even for small openings of an insulation film, by providing a conductor layer of specified thickness on exposed land parts for forming balls on an insulation film.

SOLUTION: A round ball forming lands 103 are formed at fixed intervals on a substrate mounting surface, the back side of an insulation film 101 and a conductor layer 105 of specified thickness is formed only on exposed parts of the lands 103 through openings 101 to thereby fill up the lands 103 with the conductor layer 105. If the film 101 has the same thickness as before, the openings 101a become shallow enough to surely mount solder balls 106, print solder paste and reflow.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-41356

(43)公開日 平成10年(1998)2月13日

(51)Int.Cl.
H 01 L 21/60識別記号 311
序内整理番号F I
H 01 L 21/60技術表示箇所
311W

審査請求 未請求 請求項の数 3 OL (全 5 頁)

(21)出願番号 特願平8-196704

(22)出願日 平成8年(1996)7月25日

(71)出願人 000005120
日立電線株式会社
東京都千代田区丸の内二丁目1番2号

(71)出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(72)発明者 多賀 駿俊
茨城県土浦市木田余町3550番地 日立電線
株式会社システムマテリアル研究所内

(72)発明者 岡部 則夫
茨城県土浦市木田余町3550番地 日立電線
株式会社システムマテリアル研究所内

(74)代理人 弁理士 平田 忠雄

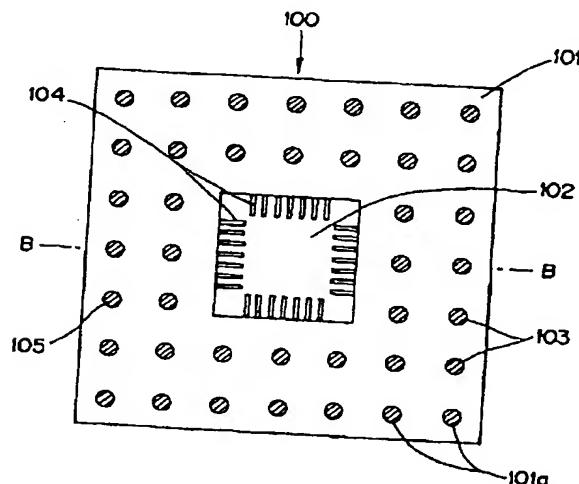
最終頁に続く

(54)【発明の名称】 半導体装置用テープキャリア

(57)【要約】

【課題】 フайнピッチ化を図るために絶縁性フィルムのランド部に設けた開口の径を小さくすると、はんだボール(又は、はんだベースト)がランドに接触し難くなり、はんだ濡れ不良が生じたり、開口内にボイドが生じ、ランドにはんだが接合されないことがある。

【解決手段】 半導体装置用テープキャリアは、半導体チップを搭載する為のデバイスホール102が形成された絶縁性フィルム101と、この絶縁性フィルム101の少なくとも片面に形成され、絶縁性フィルム101に設けられた開口101aを通して絶縁性フィルム101の他面に露出するはんだボール形成用のランド103を備え、該はんだボール形成用ランド103の露出する部分にのみ、開口101a内を浅くする為の導体層105が所定の厚みに設けられる。



(2)

特開平10-41356

1

2

【特許請求の範囲】

【請求項1】所定位置に半導体チップを搭載するためのデバイスホールが設けられた絶縁性フィルムと、この絶縁性フィルムの少なくとも片面に形成され、前記絶縁性フィルムに設けられた開口を通して前記絶縁性フィルムの他面に露出するはんだボール形成用のランドとを備えた半導体装置用テープキャリアにおいて、

前記ランドの露出する部分に導体層を所定の厚みに設けて前記開口の深さを小にしたことを特徴とする半導体装置用テープキャリア。

【請求項2】前記導体層は、Cuめっき、Niめっき、又ははんだめっきであることを特徴とする請求項1記載の半導体装置用テープキャリア。

【請求項3】前記導体層は、はんだボールの半径をr、前記ランドの半径をR、前記開口の深さをDとするとき、必要な厚みTを、

$$T \geq D - [r - (r^2 - R^2)^{1/2}]$$

として求めることを特徴とする請求項1又は2記載の半導体装置用テープキャリア。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体素子を外部基板等に接続する際の接続媒体として用いられるテープキャリアに係り、特に、BGA型のパッケージに用いる半導体装置用テープキャリアに関するものである。

【0002】

【従来の技術】BGA (Ball Grid Array : ボール グリッド アレイ) 型のパッケージを用いた半導体装置は多ピン化及び高密度実装化に適している。特に、テープキャリアを用い、この一面に導体パターンを形成し、この導体パターンの端部と半導体素子の電極を接続し、一方、導体パターンの所定位置にはんだボールを設け、このはんだボールを介してプリント基板側の電極パッドに接続する構成の半導体装置は、薄型化及び小型化が図れることから注目されている。

【0003】図4は従来の半導体装置用テープキャリアの構成例を示す平面図であり、図5は図4のテープキャリアの裏面図である。また、図6は図4のテープキャリアのA-A断面図である。図4に示すように、テープキャリア200は、角形の絶縁性フィルム201の中心部に四角形の開口が設けられ、この開口によってデバイスホール202が形成されている。絶縁性フィルム201には、円形のランド203が一定間隔に設けられている。

【0004】また、デバイスホール202の各辺には、内縁をまたぐようにしてインナーリード204が一定間隔に対辺に向けて並行に設けられている。このインナーリード204と、ランド203の幾つかは1対1に対応し、両者はCu(銅)導体パターン205によって接続されている。インナーリード204の先端はデバイスホ

ール202内に所定長が延びており、搭載される不図示の半導体素子の電極パッドに接続される。

【0005】はんだボール(不図示)は、ランド203の裏面(図5の面)に設けられる。このため、図6に示すように、ランド203に面した絶縁性フィルム201の一部に円形の開口206が設けられ、はんだボール形成用ランド207を形成している。このはんだボール形成用ランド207には、印刷・リフローによってはんだボール(又は、はんだペースト)が形成される。

【0006】なお、ランド203、インナーリード204、Cu導体パターン205、はんだボール形成用ランド207等には、Au(金)、Sn(錫)、はんだ等によるめっきが施されている。

【0007】

【発明が解決しようとする課題】しかし、従来の半導体装置用テープキャリアによれば、ファインピッチ化を図るために開口206の径を絶縁性フィルム201の厚み(開口206の深さ)に対して相対的に小さくすると、はんだボール(又は、はんだペースト)がはんだボール形成用ランド207に接触し難くなる。この結果、はんだ漏れ不良が生じたり、開口206内にボイドが生じ、はんだボール形成用ランド207にはんだが接合されないことがある。

【0008】この問題を解決する手段として、従来より開口206の径を大きくすることで対処している。しかし、ファインピッチ化の要求に対応するには開口206の径を小さくしなければならず、この方法では解決できない。そこで本発明は、絶縁性フィルムに設ける開口を小径にしても、はんだボールの搭載、或いははんだペースト印刷・リフローにおけるはんだ接合が確実に行えるようにすることのできる半導体装置用テープキャリアを提供することを目的としている。

【0009】

【課題を解決するための手段】上記の目的を達成するために、この発明は、所定位置に半導体チップを搭載するためのデバイスホールが設けられた絶縁性フィルムと、この絶縁性フィルムの少なくとも片面に形成され、前記絶縁性フィルムに設けられた開口を通して前記絶縁性フィルムの他面に露出するはんだボール形成用のランドとを備えた半導体装置用テープキャリアにおいて、前記ランドの露出する部分に導体層を所定の厚みに設けて前記開口の深さを小にする構成にしている。

【0010】この構成によれば、ランドに設けた導体層が絶縁性フィルムのランド部分(開口内)の深さを浅くする。したがって、ファインピッチ化のためにランド部の開口の径を小さくしても、はんだボールの搭載、或いははんだペースト印刷・リフローにおけるはんだ接合が確実に行えるようにすることができる。前記導体層は、Cuめっき、Niめっき、又ははんだめっきを用いることができる。

(3)

特開平10-41356

3

【0011】この構成によれば、半導体製造工程で従来より用いられているめっき技術をそのまま用いることができ、その厚みも任意に形成することができる。この結果、製造工程が簡単かつ容易にしながら、はんだボールの搭載或いははんだペースト印刷・リフローにおけるはんだ接合が確実に行えるようになる。前記導体層は、はんだボールの半径をr、前記ランドの半径をR、前記開口の深さをDとするとき、必要な厚みTを、 $T \geq D - [r - (r^2 - R^2)^{1/2}]$ により求めることができる。

【0012】この構成によれば、はんだボール、ランド径、及び開口の深さの各条件に見合った導体層の厚みを最適に決定することができる。

【0013】

【発明の実施の形態】以下、本発明の実施の形態について図面を基に説明する。図1は本発明による半導体装置用テープキャリアを示す裏面図、図2は図1のテープキャリアのB-B断面図である。図1に示すように、本発明によるテープキャリア100はポリイミド等の絶縁性フィルム101を用いて作られ、その外形は四角形を成し、その中心部には半導体チップ搭載用の四角形の開口が設けられ、デバイスホール102が形成されている。なお、開口101aはファインピッチ化を図るために、従来の開口206よりも小径にしている。

【0014】絶縁性フィルム101の裏面（基板等への実装面）には、直円形のはんだボール形成用ランド103が一定間隔に設けられている。このはんだボール形成用ランド103を絶縁性フィルム101の裏面に露出させるために、はんだボール形成用ランド103に対向する部分には、直円形の開口101aが設けられている。はんだボール形成用ランド103の反対面は、絶縁性フィルム101の表面に露出しており、その幾つかには図4に示した如くに形成されている不図示のCu導体パターンが接続されている。このCu導体パターンの端部は、デバイスホール102内へ一定間隔に並べられた状態で一定の長さが露出し、インナーリード104を形成している。このインナーリード104は、搭載される不図示の半導体素子の電極パッドに接続される。

【0015】更に、図2に示すように、はんだボール形成用ランド103に対し、開口101aから露出する部分にのみ導体層105が設けられている。この導体層105は、Cu、Ni（ニッケル）めっき、或いはSn-Pb（錫-鉛）はんだによるめっきを用いることができる。なお、はんだボール形成用ランド103、インナーリード104には、従来より用いられているAu、Sn、はんだ等のめっきが施されている。

4

【0016】以上のように、本発明のテープキャリアによれば、はんだボール形成用ランド103が導体層105によって埋められるため、絶縁性フィルム101が従来と同一の厚みであるとすれば、開口101aの深さが浅くなり、開口101aの径を小さくしてもはんだボールの搭載、はんだペースト印刷・リフローが確実に行えるようになる。

【0017】次に、図3を参照して、開口101aの径と導体層105の厚みの関係について説明する。ここで、はんだボール106の半径をr、はんだボール形成用ランド103の半径をR、ランド穴の深さをDと定めれば、必要とする導体層105の厚みTは、次式によつて表される。

【0018】 $T \geq D - [r - (r^2 - R^2)^{1/2}]$
このような関係を満たすことにより、はんだボール乃至はんだペーストの接触不良に伴うリフロー時の濡れ不良やボイドの生成を防止することができる。なお、以上の説明では、絶縁性フィルム101の片面にのみ導体パターンを設けるものとしたが、絶縁性フィルム101の両面に導体パターンを設ける構成にしてもよい。

【0019】

【発明の効果】以上説明した通り、本発明は、はんだボール形成用のランドの露出する部分のみに所定厚の導体層を設ける構成にしたので、絶縁性フィルムのランド部分（開口内）の深さを浅くでき、ファインピッチ化のためにランド部の開口の径を小さくしても、はんだボール或いははんだペーストの接触不良に伴うリフロー時の濡れ不良やボイドの生成を防止することができる。

【図面の簡単な説明】

【図1】本発明による半導体装置用テープキャリアを示す裏面図である。

【図2】図1のテープキャリアのB-B断面図である。

【図3】本発明のテープキャリアにおけるランド部の開口径とランドに設けた導体層の厚みの関係を示す説明図である。

【図4】従来の半導体装置用テープキャリアの構成例を示す平面図である。

【図5】図4のテープキャリアの裏面図である。

【図6】図4のテープキャリアのA-A断面図である。

【符号の説明】

100 テープキャリア

101 絶縁性フィルム

102 デバイスホール

103 はんだボール形成用ランド

104 インナーリード

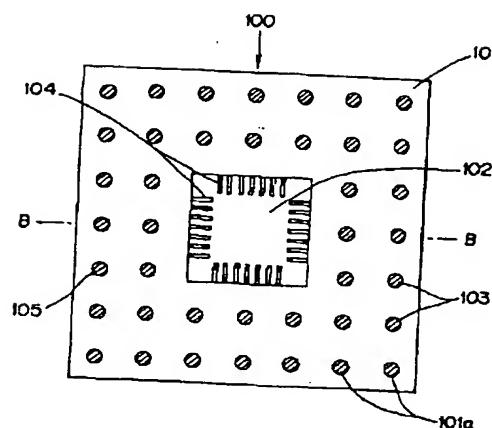
105 導体層

40

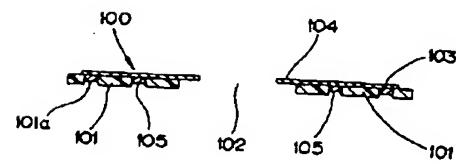
(4)

特開平10-41356

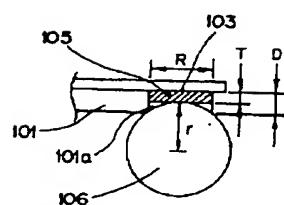
【図1】



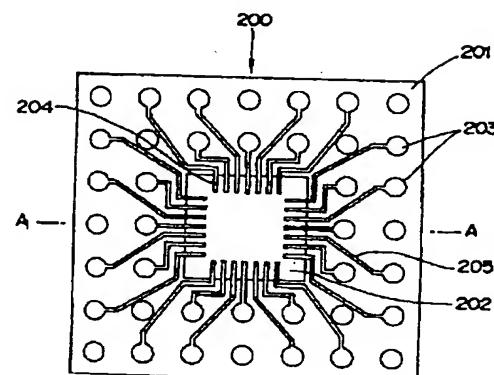
【図2】



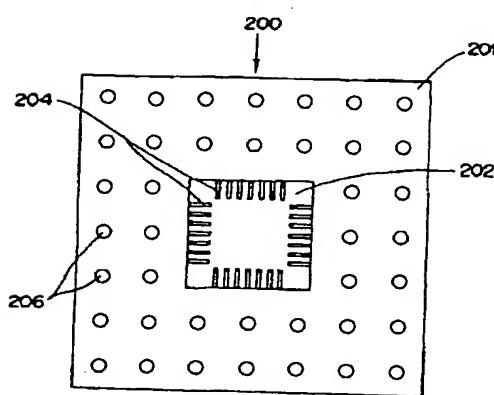
【図3】



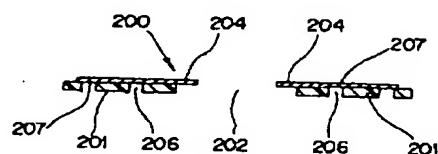
【図4】



【図5】



【図6】



(5)

特開平 10-41356

フロントページの続き

(72) 発明者 亀山 康晴
茨城県土浦市木田余町3550番地 日立電線
株式会社システムマテリアル研究所内

(72) 発明者 御田 譲
茨城県日立市助川町3丁目1番1号 日立
電線株式会社電線工場内
(72) 発明者 安生 一郎
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内